



**UNIVERSITÀ
DI SIENA
1240**



Piattaforme Computazionali basate su Modelli di Esecuzione Dataflow

- Referenti scientifici: Prof. Roberto Giorgi (Dipartimento di Ingegneria dell'Informazione e Scienze – DIISM)

Il progetto si è sviluppato nell'ambito di iniziative europee e nazionali (tra cui HiPEAC, SARC, ERA, TERAFLUX, AXIOM, EDGE-ME) coordinate dal Prof. Roberto Giorgi presso il DIISM dell'Università di Siena. Il cuore della soluzione è una nuova architettura basata sul concetto di "modello di esecuzione dataflow", risultando semplice ma estremamente potente.

Questa architettura è adatta sia all'impiego nei Sistemi Ciber-Fisici (CPS) sia nei sistemi High-Performance Computing (HPC), poiché comprende non solo i classici componenti dei sistemi embedded e la connessione a Internet, ma offre anche la possibilità di costruire con facilità sistemi scalabili, combinando due o più schede (o potenzialmente un numero elevato di schede), senza modificare gli strumenti di sviluppo o il modello di programmazione. Le specifiche di questo sistema sono rese disponibili in modalità hardware aperto e software open source (es. tramite il progetto AXIOM).

La presenza di logica riconfigurabile (FPGA) all'interno del sistema garantisce una maggiore flessibilità nell'interfacciamento con qualsiasi tipo di periferica e nell'implementazione efficiente di modelli per l'intelligenza artificiale, come le Graph Convolutional Network (GCN), direttamente nell'hardware riconfigurabile.

Questo approccio permette di ottenere il miglior compromesso tra costo, dimensioni, consumo energetico e potenza di calcolo, rispondendo alle esigenze delle applicazioni moderne in ambito edge ed embedded e in prospettiva anche HPC.

